Dariusz ZIELIŃSKI

Politechnika Lubelska, Katedra Napędów i Maszyn Elektrycznych

Emulator sieci energetycznej przeznaczony do badań synchronizacji przekształtników sieciowych podczas zapadów napięcia

Abstract. Niniejszy artykuł proponuje rozwiązanie w postaci emulatora sieci trójfazowej. Urządzenie to pozwala zwiększyć niezawodność projektowanych przekształtników oraz umożliwia uniknięcie błędów związanych z upraszczaniem symulowanych obwodów. Główną funkcją emulatora jest generowanie sygnału trójfazowego oraz dodawanie do emulowanego sygnału wyższych harmonicznych, modelowanie zapadów napięcia sieci, a także modelowanie drgań styków wyłącznika zainstalowanego na wyjściu przekształtnika lub asymetrię czasu załączeń poszczególnych noży wyłącznika. Emulator sieci trójfazowej jest sprzężony ze środowiskiem Matłab/Simulink za pośrednictwem systemu dSPACE. Taka konfiguracja tworzy możliwość szybkiego przejścia od symulacji komputerowej do badań projektowanego przekształtnika. Dzięki zastosowaniu emulatora jest możliwe zbadanie wpływu opóźnień transmisji oraz kwantyzacji przetwarzanego sygnału na pracę algorytmu, a także zbliżenie warunków testowanego algorytmu do warunków rzeczywistej pracy. To rozwiązanie pozwala na minimalizację kosztów finansowych na działania badawcze i umożliwia wczesne wykrycie większości stanów nieustalonych badanego urządzenia lub algorytmu.(English title: Grid emulator intended for tests of grid side converters during Voltage sags)

Słowa kluczowe: emulator, dSPACE, zaburzenia sieci

Wprowadzenie

Podczas projektowania przekształtników trójfazowych wykorzystywane są symulatory obwodów elektrycznych, tj. Simulink, Pspice, Electronic Workbench. Za pomocą tych narzędzi można sprawdzić, jak bedzie zachowywało się projektowane urządzenie jeżeli rzeczywisty obiekt zastąpiony jest modelem symulacyjnym. Niestety, takie rozwiązanie, choć efektywne, posiada znaczącą wadę - modele symulacyjne w większości przypadków znacznie się upraszcza, przyjmując założenia linearyzujące oraz pomijając pewne własności projektowanego układu. Przykładem takich działań może być pominięcie wpływu kwantowania przetworników analogowo-cyfrowych, przesunięć fazowych, opóźnień transmisji danych i fluktuacji napięcia sieci. Zdarza się, że algorytm dobrze pracujący w systemie wirtualnym np. w środowisku Matlab/Simulink, po zaimplementowaniu do systemu rzeczywistego przestaje działać lub nie radzi sobie z nieprzewidzianymi zakłóceniami. W przypadku projektowania drogich systemów przekształtnikowych, szczególnie pracujących na napięciu WN, przeprowadzenie symulacji komputerowej jest niewystarczające. Surowe normy, opisujące dołączenia przekształtnika do sieci, wymuszają przeprowadzenie dużej liczby badań na obiektach rzeczywistych. Tworzy się modele pracujące na napięciach nn, a następnie przeprowadza badania w stanach zaburzenia sieci [1].

Niniejszy artykuł proponuje rozwiązanie w postaci emulatora sieci trójfazowej. Urządzenie to pozwala zwiększyć niezawodność projektowanych przekształtników oraz umożliwia uniknięcie błędów związanych z upraszczaniem symulowanych obwodów.

Idea emulatora sieci trójfazowej

Głównym zadaniem układu jest emulowanie sieci elektroenergetycznej podczas stanów przejściowych. Dodatkowo istnieje możliwość emulowania pracy innych

urządzeń lub zjawisk opierających się o dynamicznie zmieniające się sygnały ciągłe. Jednym z przykładów może być wytwarzanie siły elektromotorycznej silnika prądu przemiennego lub generowanie wpływu pracy elektrowni wiatrowej na sieć energetyczną, a także wprowadzanie wybranych wyższych harmonicznych do systemu elektroenergetycznego. Głównym elementem wykonawczym emulatora jest trójfazowy analogowy koniec mocy który omówiono w rozdziale 4. Układ wzmacniający zasila modele sieci elektroenergetycznej niskiego napięcia. Zastosowanie tablicy styczników pozwala na szybką rekonfigurację modelu sieci, przejście do pracy z obwodem nieliniowym. By umożliwić poprawną pracę układu trzeba połączyć emulator ze źródłem sygnału trójfazowego. Omawiana aplikacja korzysta z platformy sprzętowej dSPACE, o której mowa w rozdziale 3. Schemat blokowy przedstawiony na rys.2 pokazuje koncepcję emulatora.



Rys.1 Schemat blokowy emulatora sieci trójfazowej-

Stosowanie emulatora wymaga zbudowania odpowiedniego bloku generującego w programie Simulink, oraz przesłanie do platformy czasu rzeczywistego dSPACE wygenerowanego po kompilacji kodu wynikowego. Do celów badawczych buduje się kompletne bloki w postaci struktury emulującej zakłóceń. Struktura taka generuje serie zakłóceń charakterystycznych dla sieci przesyłowej. Informacja zwrotna w postaci prądów i napięć jest zapisywana na dysku twardym komputera. Takie postępowanie pozwala również stworzyć bazę danych opisującą zdarzenia. W tabeli są rejestrowane czasy, oraz warunki w jakich falownik poddany został testom. Dane w postaci tabelarycznej pozwalają na szybką analizę jak również wyróżnienie sytuacji, w której dany algorytm nie spełnił oczekiwań lub wykazał istnienie błędu.

Platforma sprzętowo-programowa stanowiska laboratoryjnego

Istnieje wiele platform umożliwiających generowanie złożonych sygnałów analogowych. Z pośród przodujących można wymienić: dSPACE, Labview, układy DSP firm Texsas Instruments, STM. Do celów kontroli parametrów emulatora wraz z badanym falownikiem zastosowano system czasu rzeczywistego dSPACE. Zdecydowano się na to rozwiązanie z uwagi na pełną kompatybilność platformy ze środowiskami takimi jak: Matlab/Simulink, kompilatory języka C oraz przyjazny i niezwykle ergonomiczny interfejs użytkownika. Struktura systemu ma budowę modularną. Do pracy systemu zaangażowano trzy karty procesorowe (RTI 1006,

DS2101 oraz DS2001). Jądrem całego systemu dSPACE jest moduł 1006 wyposażony w cztery rdzenie fizyczne AMD o częstotliwości taktowania 2,8GHz, a także 1Gb pamięci operacyjnej RAM. Rdzenie pracują całkowicie niezależnie względem siebie, co skutkuje możliwością uruchomienia do czterech różnych aplikacji czasu rzeczywistego. Omawiany projekt wykorzystuje dwa rdzenie procesora AMD:

- aplikacja sterująca, oraz kontrolująca parametry emulatora sieci wraz z generatorem zakłóceń sieci,
- badany algorytm (obwód synchronizacji falownika z siecią PLL).

Aplikację sterującą emulatorem zbudowano w Simulinku. Składa się z dużej liczby generatorów przebiegów odkształconych powiązanych ze sobą za pomocą logiki kontrolnej. Przykładowy uproszczony generator trzeciej oraz piątej harmonicznej służący do testowania algorytmu PLL przedstawiono na (rys. 1a). W celu zwiększenia funkcjonalności nałożono maskę na algorytm sterujący emulatorem (rys. 1b).



Rys.2. Aplikacja sterująca emulatorem: a) uproszczony schemat generacji wyższych harmonicznych wraz z badanym algorytmem, b) maska aplikacji sterującej (prezentacja przypadków generowanych zakłóceń)

Wyniki pracy algorytmu wyprowadzono na zewnątrz systemu dSPACE za pomocą dwóch specjalizowanych kart procesorowych. Pierwsza karta składa się z 5 niezależnych przetworników DAC o rozdzielczości 14bitów. Za pomocą tej karty wyprowadzone zostały sygnały sterujące trzech poszczególnych faz emulatora. Kolejna karta zawiera w swojej strukturze przetworniki ADC. W projekcie wykorzystano dwanaście kanałów. Pierwsze sześć mierzą prądy i napięcia w poszczególnych fazach emulatora, a kolejne trzy mierzą parametry sieci w miejscu dołączenia badanego falownika do emulowanej sieci. Wyniki pomiarów ADC są gromadzone na dysku komputera, a następnie poddane zostają obróbce DSP za pomocą programu Matlab. Wyniki pomiarów z przetworników ADC są również przekazywane do szybkich komparatorów, które sprzęgnięto z obwodami sterującymi obydwoma urządzeniami. Zastosowanie komparatorów ma na celu wykrycie sytuacji przeciążenia prądowego lub zwarcia, co skutkuje pewną ochroną emulatora jak również badanej energoelektroniki poprzez niezwłoczne odcięcie sygnałów sterujących w obydwu urządzeniach.

Na uwagę zasługuje sam sposób sterowania poszczególnymi przetwornikami ADC. Mogą być wyzwalane w wielu konfiguracjach. Przykładowo wyzwolenia dokonano z pewnym małym interwałem po przełączeniu klucza falownika (rys.3). Taki pomiar umożliwia uzyskanie powtarzalnego wyniku, gdyż właściwy pomiar odbywa się w stanie ustalonym. Można również wyróżnić pracę z pomiarem synchronicznym 20 MHz, która ma na celu odwzorowanie wartości chwilowej przebiegu mierzonego. Elastyczność pracy przetworników, uśrednianie pomiarów oraz wybór rozdzielczości pozwala na zbliżenie warunków pomiaru do pracy rzeczywistej układu. Modelowanie przesunięcia fazowego pomiędzy pomiarami, a także zastosowanie rzeczywistych układów pomiarowych, takich jak: przekładniki prądowe i napięciowe, drastycznie zwiększa niezawodność projektowanych układów przekształtnikowych, jak również pozwala na dokładne oszacowanie stabilności układu.



1

Rys 3 Problem pomiaru prądu w układach energoelektronicznych-

Budowa układu emulatora

Układ emulatora składa się z trzech podstawowych bloków: trójfazowej analogowej końcówki mocy, tablicy styczników oraz modelu systemu energetycznego, zawierającego w swej strukturze model linii energetycznej. Emulator składa się z niezależnie współpracujących ze sobą modułów, umożliwia to szybką przebudowę systemu, a także pozwala na dodawanie nowych bloków funkcjonalnych, tj. generator synchroniczny małej mocy.

Poszczególne bloki emulatora opisano poniżej.

Trójfazowy analogowy stopień mocy składa się z trzech identycznych wzmacniaczy skonfigurowanych w układ symetryczny pracujący na wspólnej szynie DC. Stopień mocy zbudowano w dwóch wersjach. Pierwsza oparta o układ scalony LM3886, który pozwala na dysponowanie mocą do 65W na kanał i zakresem pasma generowanego sygnału od 20 Hz do 20 kHz, co praktycznie pokrywa potrzeby emulatora sieci. Układ pracuje przy

napięciu niskim +/-24V odseparowanym za pośrednictwem transformatora. Rozwiązanie jest optymalne do badania wstępnego algorytmów z uwagi na bezpieczeństwo podczas pracy z układem. Drugie rozwiązanie oparto o szybki wzmacniacz operacyjny TL081 oraz parę komplementarną tranzystorów w układzie Darlingtona. Taka konstrukcja umożliwia pracę ze stałą składową DC (co pozwoli rozszerzyć badania o wpływ składowej stałej na działanie badanego algorytmu falownika) i pasmem częstotliwości do 200 kHz. Pilotażowy układ osiągnął moc 35W. Aktualnie prowadzone są prace nad podniesieniem mocy znamionowej do 5kW na jeden kanał. Niezwykle istotnym aspektem dla takich układów jest parametr opisujący narastanie napięcia na wyjściu w czasie (dv/dt). Właśnie z powodu tego parametru są prowadzone dalsze badania nad układami mocy, które pozwolą na symulowanie kontrolowanych przepięć.

Tablicę styczników dołączono do platformy sterującej (dSPACE) za pośrednictwem transoptorów. Styczniki mają za zadanie symulować łączenia w stacjach elektroenergetycznych. Rozwiązanie pozwala na badanie jak zachowa się falownik w chwili przepięcia pomiędzy szynami stacji, asymetrię pomiędzy czasami załączania noży wyłącznika oraz zaniki napięcia na poszczególnych fazach.

Ostatnią częścią jest model linii elektroenergetycznej niskiego napięcia wraz z systemem. Cały model zbudowano za pomocą podstawowych elementów RLC dużej mocy oraz obwodów nieliniowych takich jak: łączniki tyrystorowe, diody prostownicze. Umiejętne sterowanie częścią aktywną modelu linii pozwala osiągać w emulowanym systemie takiego kształtu napięcia fazowego jak na rysunku (rys.4).



Efekt przedstawiony na powyższym rysunku nazywam karbem i powstaje on podczas komutacji przekształtników tyrystorowych dużej mocy. Przykładem urządzenia wprowadzającego ten typ zakłóceń są tyrystorowe układy do generowania mocy biernej TSC [3].

I

Przedstawienie funkcji emulatora

Do potwierdzenia otrzymanych w symulacjach wyników wykorzystano stanowisko laboratoryjne oparte o trójfazowy w pełni sterowalny przekształtnik z regulacją wektorową typu VOC. Sprawne przeprowadzenie testów z różnymi algorytmami PLL uzyskano dzięki zastosowaniu systemu dSpace, który umożliwia niemal bezpośrednią implementację algorytmów. Dla przykładu wybrano algorytm SRF-PLL. Przy



prawidłowym działaniu sieci zasilającej algorytm ten jest w stanie bardzo dokładnie określić kąt synchronizacji θ, a tym samym i częstotliwość napięcia zasilania.

Rys.5 Praca algorytmu PLL badanego falownika: a) błąd przesunięcia fazowego w stanie ustalonym, b) błąd przesunięcia fazowego w stanie zaburzenia sieci piątą harmoniczną

Na (rys. 5a) przedstawiono pracę algorytmu PLL badanego falownika. Algorytm generuje sygnał piłokształtny o amplitudzie maksymalnej 2π [4]. Na oscylogramie widać, że nie jest to idealny sygnał piłokształtny, powstają przeregulowania w momencie skokowej zmiany amplitudy, a co najważniejsze sygnał synchronizacji PLL nie jest w fazie z napięciem sieci. Sytuacja się pogarsza w momencie dodania do sygnału piątej harmonicznej (rys. 5b). W tym przypadku algorytm PLL utracił synchronizację, co w najgorszym przypadku mogłoby doprowadzić do zwarcia pomiędzy falownikiem, a siecią sztywną [2].

Wnioski

W artykule przedstawiono dwa rozwiązania emulatora sieci elektroenergetycznej wraz z przykładowymi wynikami pracy układu. Układy emulacji znacząco poprawiają niezawodność projektowanych algorytmów, a także weryfikują pracę algorytmu w warunkach zbliżonych do rzeczywistych.

Dzięki zastosowaniu emulatora jest możliwe zbadanie wpływu opóźnień oraz kwantyzacji przetwarzanego sygnału na pracę algorytmu, a także zbliżenie warunków testowanego algorytmu do warunków rzeczywistej pracy. To rozwiązanie pozwoli na minimalizację kosztów działań badawczych oraz umożliwi wczesne wykrycie wszystkich stanów nieustalonych badanego urządzenia lub algorytmu.

Podczas badań dokonano weryfikacji wyników. W większości przypadków potwierdziły one własności zauważone podczas symulacji. Różnice wynikały z pewnych uproszczeń programu symulacyjnego dotyczące zapisu sieci elektroenergetycznej, a zwłaszcza jej własności dynamicznych. Podkreślić należy, że na stanowisku badawczym zastosowano oryginalny emulator sprzętowy sieci elektroenergetycznej, posiadający własności dynamiczne, analogiczne jak w rzeczywistych systemach sieci energetycznych.

Podziękowania

Prezentowane badania finansowane były z działalności statutowej Wydziału Elektrotechniki i Informatyki Politechniki Lubelskiej S-31/E/2013, tematu badawczego

"Nowoczesne układy sterowania napędów elektrycznych zasilanych z odnawialnych źródeł energii" oraz ze statutowej dotacji celowej dla doktorantów.

Bibliografia

- A. Sannino, M. Bollen, and J. Svensson, "Voltage tolerance testing of three-phase voltage source converters," Power Delivery, IEEE Transactions on, vol. 20, no. 2, pp. 1633–1639, April 2005.
- B. Renders, W. R. Ryckaert, K. D. Gussem'e, K. Stockman, and L. Vandevelde, "Improving the voltage dip immunity of converter-connected distributed generation units," Science Direct Renewable Energy, ELSEVIER, pp. 1011–1018, July 2007.
- R. F. de Camargo and H. Pinheiro, "Synchronisation method for three phase PWM converters under unbalanced and distorted grid," Electric Power Applications IEE Proceedings, vol. 153, pp. 763 – 772, September 2006.
- Saeed Golestan, Member, IEEE, Mohammad Monfared, Member, IEEE, and Francisco D. Freijedo, Design-Oriented Study of Advanced Synchronous Reference Frame Phase-Locked Loops. IEEE TRANSACTIONS ON POWER ELECTRONICS, VOL. 28, NO. 2, FEBRUARY 2013

Autor: Mgr inż. Dariusz Zieliński, doktorant na Wydz. Elektrotechniki i Informatyki Politechniki Lubelskiej, ul. Nadbystrzycka 38A, 20-618 Lublin e-mail: shadow031@gmail.com